

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-058417

(43)Date of publication of application : 28.02.2003

(51)Int.Cl.

G06F 12/02

G06F 12/00

G11C 16/02

(21)Application number : 2001-250504

(71)Applicant : MATSUSHITA ELECTRIC IND CO  
LTD

(22)Date of filing : 21.08.2001

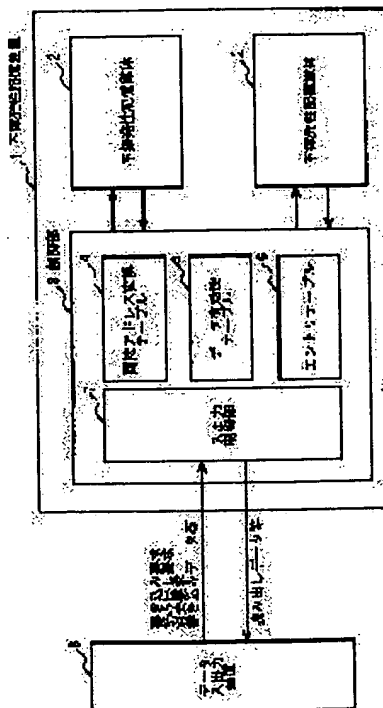
(72)Inventor : SHIYOURAIDEN JUICHI  
IWATA KAZUYA  
TAKEUCHI AKIO

## (54) STORAGE DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a nonvolatile storage device which can perform physical erasure in proper timing and control fast, high-efficiency erasure and to provide a nonvolatile storage device which never runs short of free capacity because of unnecessary stored data even when one physical block has a partial logical block where ineffective data are written and a partial logical block where effective data are written.

**SOLUTION:** Erasure processing is divided into logical erasure and physical erasure and has a table of physical blocks or partial logical blocks where ineffective data are written. Consequently, the physical erasure can be performed anytime in proper timing matching other processes without performing the physical erasure and logical erasure at the same time. Further, only effective partial logical blocks are copied into other physical blocks, which are erased so that data can be stored without wasting a storage medium.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of  
rejection][Kind of final disposal of application other than  
the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

BEST AVAILABLE COPY

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] A non-volatile storage, the 1st table creation section, and the 2nd table creation section, It has the logical address / physical address translation table creation section, and the elimination section, and said non-volatile storage has two or more physical blocks. Said physical block The data area for storing data, and the 1st data in which it is shown whether data are written in the physical block, It has the 2nd data in which it is shown whether the data currently written in the physical block are invalid data. Said 1st table creation section The 1st table showing the relation between the address of said physical block and said 1st data is created. Said 2nd table creation section The 2nd table showing the relation between the address of said physical block and said 2nd data is created. Said logical address / physical address translation table creation section A new physical address is assigned to the logical address based on said 1st table, and the logical address / physical address translation table is generated. Said elimination section Storage characterized by what the data of a physical block with which invalid data were written in are eliminated for based on said 2nd table.

[Claim 2] A non-volatile storage, the 1st table creation section, and the 2nd table creation section, It has the logical address / physical address translation table creation section, and the elimination section, and said non-volatile storage has two or more physical blocks. Said physical block The data area for storing data, and the field which has the 1st data in which it is shown whether data are written in the physical block, and divided said physical block It has the 2nd data in which it is shown whether the data currently written in each of said field related with the data currently written in the field or its field are invalid data. Said 1st table creation section creates the 1st table showing the relation between the address of said physical block, and said 1st data. Said 2nd table creation section The 2nd table showing the relation between the address of said field and said 2nd data is created. Said logical address / physical address translation table creation section A new physical address is assigned to the logical address based on said 1st table, and the logical address / physical address translation table is generated. Said elimination section Storage characterized by what the data of a physical block with which invalid data were written in are eliminated for based on said 2nd table.

[Claim 3] Said logical address / physical address translation table The 1st logical address / physical address translation table, and the 2nd logical address / physical address translation table are included. Said at least one physical block It has further the 2nd logical address / physical address translation table showing the relation between two or more logical addresses and a physical address. Said the 1st logical address / physical address translation table Relation with the address of a physical block with which said the 2nd logical address / physical address translation table, and said the 2nd logical address / physical address translation table are stored is shown. When the data written in said physical block become an invalid Said logical address / physical address translation table creation section Storage according to claim 1 or 2 characterized by what said the 2nd corresponding logical address / physical address translation table are rewritten to a new physical block, and said the 1st logical address / physical address translation table are rewritten for.

[Claim 4] Have a non-volatile storage, the data write-in section, and the elimination section, and said

non-volatile storage has two or more physical block groups. Said physical block group has two or more physical blocks. Said physical block It has two or more fields which divided said physical block. Said data write-in section Data are written in by making into a unit the logical block which is the set of two or more of said fields belonging to a physical block group different, respectively. The link table showing the set of two or more of said fields which constitute said logical block is generated. And said elimination section The data written in said all fields associated on said link table by writing that data are invalid in said one field contained in said logical block are cancelled. Storage characterized by what the physical block is eliminated for after said all fields included in said physical block are cancelled.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the storage which can rewrite data.

[0002]

[Description of the Prior Art] As a store of the pocket device which deals with music data and image data, rewriting of data is possible, portability is high, and the store with which backup by a cell etc. was equipped with nonvolatile memory, such as an unnecessary flash memory, has come to be used. Non-volatile storages, such as a flash memory, are driven and controlled by the time of the writing of data, and elimination (the data of 0 or 1 are written in a memory cell.) (for example, all the data of the memory cell of an elimination field are set to 1.) by completely different approach. Moreover, in non-volatile storages, such as a flash memory, the write-in unit of data differs from the elimination unit of data.

[0003] The storage which has the conventional non-volatile storage is explained using drawing 13. Drawing 13 shows the configuration of the storage which has the conventional non-volatile storage. In drawing 13, 131 is a nonvolatile storage and 138 is data input output equipment. A nonvolatile storage 131 has the non-volatile storage 132 and a control section 133. Furthermore, a control section 133 has the logical address / physical address translation table 134, an entry table (the 1st table) 136, and I/O control unit 137.

[0004] When writing new data in the non-volatile storage 132, a nonvolatile storage 131 detects a physical block [ finishing / elimination ] with reference to an entry table 136, and writes new data in the physical block. Next, a nonvolatile storage 131 matches the logical address of new data, and the physical address (address which pinpoints the physical location of the non-volatile storage 132) of the physical block which wrote in new data, and writes them in the logical address / physical address translation table 134. If a physical block [ finishing / elimination ] is undetectable at the time of writing, the sequential check of the non-volatile storage 132 is carried out from the physical block of a head address, and the physical block in which invalid data were written is detected. The elimination section (not shown) eliminates the physical block in which invalid data were written. Then, a nonvolatile storage 131 writes new data in a physical block [ finishing / the elimination concerned ]. Next, a nonvolatile storage 131 matches the logical address of new data, and the physical address of the physical block which wrote in new data, and writes them in the logical address / physical address translation table 134.

[0005] In order to once access the data in which the data written in the flash memory inside were written for rewriting or read-out, the physical address of the applicable data in a flash memory needs to be specified. Then, the table which changes into the physical address in a flash memory the logical address of the data written in in the flash memory is prepared on RAM.

[0006]

[Problem(s) to be Solved by the Invention] However, after there was a data write request from external data input output equipment 108, the physical block which has invalid data was eliminated, and the conventional store which writes in data new after that had the problem that drawing speed became slow,

when the physical block [ finishing / elimination ] was lost. A store may have the flash memory from which the write-in unit (for example, field which divided the physical block (it is called a "partial logical block".)) of data, and the elimination unit (physical block) of data differ. In such a flash memory, the partial logical block in which the effective data in one physical block are written, and the partial logical block in which invalid data are written may be contained. Such a physical block cannot be eliminated and new data cannot be written in the physical block. If such a physical block increases into a non-volatile storage, the utilization ratio of a non-volatile storage will fall. If such a physical block increases and a physical block [ finishing / elimination ] is lost, although the non-used record section remains substantially, it becomes impossible to record new data.

[0007] This invention aims at offering a high speed and the storage carried out efficiently for control of elimination by solving the above-mentioned conventional trouble, separating logical elimination and physical elimination in the storage system which carries out storage control corresponding to a single physical block in two or more logical blocks, or storage control corresponding to two or more physical blocks in two or more logical blocks, and having the table of the physical block in which invalid data are written, or a partial logical block.

[0008] Moreover, by recent years, in order to be in the inclination for the amount of information dealt with by the pocket device to increase and to cope with this, increase of the storage capacity of storage is aimed at by making the nonvolatile memory in storage increase. However, it led to increase of the capacity of said table, therefore increase of the capacity of RAM became conditions, and increase of said memory capacity had become the big factor of a cost rise. This invention solves the above-mentioned conventional trouble, and even if the storage capacity of storage increases by having a table also on nonvolatile memory, it aims at offering storage without the need of increasing the capacity of RAM.

[0009]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, this invention has the following configuration. Invention according to claim 1 A non-volatile storage and the 1st table creation section, It has the 2nd table creation section, the logical address / physical address translation table creation section, and elimination section, and said non-volatile storage has two or more physical blocks. Said physical block The data area for storing data, and the 1st data in which it is shown whether data are written in the physical block, It has the 2nd data in which it is shown whether the data currently written in the physical block are invalid data. Said 1st table creation section The 1st table showing the relation between the address of said physical block and said 1st data is created. Said 2nd table creation section The 2nd table showing the relation between the address of said physical block and said 2nd data is created. Said logical address / physical address translation table creation section A new physical address is assigned to the logical address based on said 1st table, and the logical address / physical address translation table is generated. Said elimination section It is the storage characterized by what the data of a physical block with which invalid data were written in are eliminated for based on said 2nd table.

[0010] Invention according to claim 2 A non-volatile storage and the 1st table creation section, It has the 2nd table creation section, the logical address / physical address translation table creation section, and elimination section, and said non-volatile storage has two or more physical blocks. Said physical block The data area for storing data, and the field which has the 1st data in which it is shown whether data are written in the physical block, and divided said physical block It has the 2nd data in which it is shown whether the data currently written in each of said field related with the data currently written in the field or its field are invalid data. Said 1st table creation section creates the 1st table showing the relation between the address of said physical block, and said 1st data. Said 2nd table creation section The 2nd table showing the relation between the address of said field and said 2nd data is created. Said logical address / physical address translation table creation section A new physical address is assigned to the logical address based on said 1st table, and the logical address / physical address translation table is generated. Said elimination section It is the storage characterized by what the data of a physical block with which invalid data were written in are eliminated for based on said 2nd table.

[0011] Invention according to claim 3 said logical address / physical address translation table The 1st

logical address / physical address translation table, and the 2nd logical address / physical address translation table are included. Said at least one physical block It has further the 2nd logical address / physical address translation table showing the relation between two or more logical addresses and a physical address. Said the 1st logical address / physical address translation table Relation with the address of a physical block with which said the 2nd logical address / physical address translation table, and said the 2nd logical address / physical address translation table are stored is shown. When the data written in said physical block become an invalid Said logical address / physical address translation table creation section It is the storage according to claim 1 or 2 characterized by what said the 2nd corresponding logical address / physical address translation table are rewritten to a new physical block, and said the 1st logical address / physical address translation table are rewritten for.

[0012] Invention according to claim 4 A non-volatile storage and the data write-in section, It has the elimination section, and said non-volatile storage has two or more physical block groups, and said physical block group has two or more physical blocks. Said physical block It has two or more fields which divided said physical block. Said data write-in section Data are written in by making into a unit the logical block which is the set of two or more of said fields belonging to a physical block group different, respectively. The link table showing the set of two or more of said fields which constitute said logical block is generated. And said elimination section The data written in said all fields associated on said link table by writing that data are invalid in said one field contained in said logical block are cancelled. After said all fields included in said physical block are cancelled, it is the storage characterized by what the physical block is eliminated for.

[0013] By this invention, which physical block is elimination ending in the whole non-volatile storage, and storage which manages in which physical block or the partial logical block invalid data are written as the whole non-volatile storage can be realized. If there is an opportunity, the elimination section can eliminate the physical block in which invalid data are written at any time. For this reason, a high speed and efficient control are attained to an elimination demand. When one physical block has the partial logical block in which invalid data were written, and the partial logical block in which effective data were written, only an effective partial logical block can be copied in other physical blocks, and the physical block can be eliminated.

[0014]

[Embodiment of the Invention] The example which showed concretely the best gestalt for carrying out operation of this invention hereafter is indicated with a drawing.

[0015] <<example 1>> The storage which has the non-volatile storage of an example 1 is explained using drawing 1 -12. Drawing 1 R> 1 shows the configuration of the storage which has the non-volatile storage of the example 1 of this invention. The place where the store of the example 1 of this invention differs from the conventional example ( drawing 13 ) is having the indirect-address translation table (the 1st logical address / physical address translation table) 4 instead of the logical address / physical address translation table 134, and having added the data effectiveness table (the 2nd table) 5. It has the same configuration except it. In drawing 1 , 1 is a nonvolatile storage and 8 is data input output equipment. A nonvolatile storage 1 has the non-volatile storage 2 and a control section 3. Furthermore, a control section 3 has the indirect-address translation table (the 1st logical address / physical address translation table) 4, the data effectiveness table (the 2nd table) 5, an entry table (the 1st table) 6, and I/O control unit 7.

[0016] When writing new data in the non-volatile storage 2, a nonvolatile storage 1 detects a physical block [ finishing / elimination ] with reference to an entry table 6, and writes new data in the physical block. Next, a nonvolatile storage 1 matches the logical address of new data, and the physical address (address which pinpoints the physical location of the non-volatile storage 2) of the physical block which wrote in new data, and writes them in the indirect-address translation table (the 1st logical address / physical address translation table) 4 and the direct-address translation table (the 2nd logical address / physical address translation table) which it has in a non-volatile storage. About the case where the data of the non-volatile storage 2 are eliminated, it mentions later by drawing 10 -12.

[0017] Drawing 2 shows the configuration of the non-volatile storage 2 of the nonvolatile storage 1 of

the example 1 of this invention. In drawing 2, 1-1, 1-2, --1-2048, 2-1, --8-2048 are one physical block, respectively. A physical block 1-1 and --1-2048 are collectively called 1st physical block group. The same is said of the 8th physical block group from the 2nd physical block group. One non-volatile storage 2 (storage element) consists of eight physical block groups which have the physical block of 2048 (= 211) individual, respectively, and has the physical block of a total of 16384 (= 214) individuals. [0018] Moreover, one physical block is chosen from each of eight block groups, and an one physical block set is constituted. For example, as shown in drawing, 1-1, 2-2, 3-3, 4-3, 5-2, 6-2048, 7-1, and 8-3 are called the 1st physical block set. The non-volatile storage 2 requires time amount for writing in data. For this reason, a control section 3 writes eight inputted data in a physical block set at a time collectively. By writing data in eight physical blocks (one physical block set) at coincidence, the bit width of face of data increases 8 times, and can increase the activation-drawing speed of a nonvolatile storage 1 8 times. However, coincidence cannot be written on at two or more physical blocks of the same physical block group.

[0019] Drawing 3 shows the configuration of the 1st physical block set of the non-volatile storage 2 of the nonvolatile storage 1 of the example 1 of this invention. In drawing 3, a physical block 1-1 consists of eight partial logical-block 1-1A, 1-1B and 1-1C, --1-1H. It chooses one partial logical block at a time from all the physical blocks contained in a physical block set in order, and one logical block is constituted. For example, as shown in drawing, 1-1A, 2-2A, 3-3A, 4-3A, 5-2A, 6-2048A, 7-1A, and 8-3A are called the 1st logical block. One physical block and a logical block are 32 pages, and one partial logical block is 4 pages.

[0020] Drawing 4 shows the detail of the redundancy field of the physical block of the non-volatile storage 2 of the nonvolatile storage 1 of the example 1 of this invention. A partial logical block has a redundancy field other than the data area which records data. Each partial logical block of the 1st physical block group has an effectiveness flag to a redundancy field. Some partial logical blocks of the 1st physical block group have a link table to a redundancy field, have a direct-address translation table (the 2nd logical address / physical address translation table), or have a link table and a direct-address translation table.

[0021] A direct-address translation table is a translation table from the logical address about eight partial logical blocks contained in the 1st physical block group to a physical address (physical address of a partial logical block). the 2- from which the link table constitutes the logical block -- it is the physical address (physical address of partial logical block) table of seven partial logical blocks (it is contained in the 1st physical block group, and the partial logical block which has the link table is removed) contained in the 8th physical block group. An effectiveness flag is a flag which shows the effective invalid of a direct-address translation table. Some of partial logical blocks of the 2-8th physical block groups have a direct-address translation table to a redundancy field.

[0022] The partial logical block of the head of each physical block has the 1st data with which the physical block in which the partial logical block is contained can judge whether it is finishing [ elimination ]. If the 1st data is 8-bit data and it is FFH, the physical block is elimination ending, and if it is values other than FFH, the physical block is not elimination ending. The 1st data may have the application except judging whether the physical block is elimination ending. Writing performs a physical block set as a unit, and elimination performs a physical block as a unit. It can be determined per logical block whether the written-in data are effective.

[0023] Drawing 5 shows the configuration of the data effectiveness table 5 of the nonvolatile storage 1 of the example 1 of this invention. The 2nd table creation section (not shown) of a nonvolatile storage 1 generates the data effectiveness table 5 on RAM to a power up, and changes the data of a table if needed after that. In drawing 5, the data effectiveness table 5 takes the configuration of the bit map corresponding to a partial logical block in each bit. Each bit shows the effectiveness of the write-in data of the corresponding partial logical block. each bit -- 0 -- "a write-in data invalid" and 1 -- "-- write-in data effective" is shown.

[0024] Drawing 6 shows the configuration of the entry table 6 of the nonvolatile storage 1 of the example 1 of this invention. The 1st table creation section (not shown) of a nonvolatile storage 1



generates an entry table 6 on RAM to a power up, and changes the data of a table needed after that. In drawing 6, an entry table 6 takes the configuration of the bit map corresponding to a physical block in each bit. Each bit shows the condition of the corresponding physical block. As for each bit, "under use or a bad block", and 1 show [ 0 ] "finishing [ elimination ]."

[0025] Drawing 7 is a flow chart at the time of starting of the nonvolatile storage 1 of the example 1 of this invention. In drawing 7, the 1st table creation section generates an entry table 6 on RAM based on the 1st data at step 701. The 2nd table creation section generates the data effectiveness table 5 on RAM based on an effectiveness flag and a direct-address translation table at step 702. By reading one partial logical block, the value of the data effectiveness table 5 of eight logical blocks associated with the direct-address translation table of the logical block can be determined. Based on the logical address, the indirect-address translation table 4 is generated on RAM at step 703, and this flow chart is ended.

[0026] Drawing 8 is a flow chart at the time of read-out of the nonvolatile storage 1 of the example 1 of this invention. In drawing 8, it reads at step 801 and a demand is inputted from the outside. Based on the indirect-address translation table 4, a direct-address translation table is specified at step 802. Based on a direct-address translation table, a physical address is specified at step 803. Data are read from a physical address at step 804, and this flow chart is ended.

[0027] Drawing 9 is a flow chart at the time of the writing of the nonvolatile storage 1 of the example 1 of this invention. In drawing 9, when data are written in newly, a write request is inputted from the outside at step 901. Acquisition of a new physical block judges whether it is the need at step 902. When required, it progresses to step 903 and a physical block [ finishing / elimination ] is specified based on an entry table 6. The 1st table creation section updates the value of the physical block on an entry table 6 to 0 "under use or a bad block" at step 904. When not required of step 902, steps 903 and 904 are skipped.

[0028] The link table of the partial logical block of the 1st physical block group contained in the logical block at step 905 is generated. The effectiveness flag of the partial logical block of the 1st physical block group contained in the logical block at step 906 is set up effectively. A direct-address translation table is generated at step 907. New data are written in the physical block at step 908. The 1st data of the partial logical block of the head of the physical block is set as the value which shows that it is written in. the value of the partial logical block by which the 2nd table creation section is contained in the logical block on the data effectiveness table 5 at step 909 -- 1 -- -- it updates to write-in data effective." The indirect-address translation table 4 is updated at step 910, and this flow chart is ended.

[0029] Drawing 10 is a flow chart at the time of elimination of the nonvolatile storage 1 of the example 1 of this invention. In drawing 10, an elimination demand is inputted from the outside at step 1001. The effectiveness flag of the partial logical block of the 1st physical block group contained in the logical block at step 1002 is set as an invalid. A direct-address translation table is updated at step 1003. The 2nd table creation section updates the value of the logical block for [ on the data effectiveness table 5 ] elimination to 0 "a write-in data invalid" at step 1004. The indirect-address translation table 4 is updated at step 1005. Steps 1001-1005 are logical elimination.

[0030] Next, the elimination section eliminates all the data of the physical block at step 1006. For example, all data are set to 1. The 1st data of the physical block is set as the value which shows that it is elimination ending. The 1st table creation section updates the value of the physical block on an entry table 6 to 1 "finishing [ elimination ]" at step 1007. Physical elimination is performed at steps 1006 and 1007, and this flow chart is ended. In addition, it is not necessary to carry out physical elimination immediately after logical elimination, it is put on hold, and may be carried out according to another event.

[0031] When eliminating logically the logical block which has two or more partial logical blocks contained in a respectively separate physical block, the data effectiveness flag of the logical block is set as an invalid, and a direct-address translation table is updated. The logical block is excepted from a direct-address translation table, and if there is a new logical block replaced with the logical block, a new logical block will be added to a direct-address translation table. The reason and indirect-address translation table with which the direct-address translation table generally updated is written to the partial

logical block from which the partial logical block to which the table before update was written, and a physical location differ are also updated, and a data effectiveness table is also updated. All the logical blocks related with the direct-address translation table concerned only by rewriting of an effectiveness flag and a direct-address translation table can be cancelled.

[0032] Drawing 11 shows the combination of the data of the entry table 6 of the nonvolatile storage 1 of the example 1 of this invention, and the data effectiveness table 5. In drawing 11, when performing physical elimination, the physical block which performs physical elimination by searching an entry table and a data effectiveness table is chosen. Each bit of the data effectiveness table 5 supports the partial logical block, and each bit of an entry table 6 supports the physical block. For this reason, 1 bit of entry tables supports 8 bits which a data effectiveness table follows.

[0033] When all of 8 bits of the data effectiveness table on which an entry table corresponds by 0 "under use or a bad block" are 0 "a write-in data invalid", this physical block can be eliminated physically. 8 bits of the data effectiveness table on which an entry table corresponds by 0 "under use or a bad block" - inner -- six pieces -- 0 "a write-in data invalid" -- two pieces -- 1 -- "-- when it is write-in data effective", this physical block cannot be eliminated physically. 8 bits of the data effectiveness table on which an entry table corresponds by 0 "under use or a bad block" -- inner -- two pieces -- 0 "a write-in data invalid" -- six pieces -- 1 -- "-- when it is write-in data effective", this physical block cannot be eliminated physically. 8 bits of the data effectiveness table on which an entry table corresponds by 0 "under use or a bad block" -- all -- 1 -- "-- when it is write-in data effective", this physical block cannot be eliminated physically.

[0034] If an entry table is 1 "finishing [ elimination ]", this physical block is elimination ending. Thus, when performing physical elimination, all of 8 bits of the data effectiveness table on which an entry table corresponds by 0 "under use or a bad block" choose the physical block which performs physical elimination by searching the physical block of 0 "a write-in data invalid."

[0035] When a physical block has the partial logical block which has effective data, and the partial logical block which has invalid data, the physical block can be eliminated by copying effective data to other physical blocks. If there are many partial logical blocks which have data with it, a copy can have few physical blocks of an and also [ it is the need ], and it can end to it, and a copy can be completed in a short time, and the physical block can be eliminated. [ there are few partial logical blocks which have effective data in eight partial logical blocks which a physical block has, and invalid ] The processing for performing efficient physical block elimination in the case of having the partial logical block in which a physical block has effective data, and the partial logical block which has invalid data using drawing 12 is explained. Drawing 12 is the flow chart of increase-in-efficiency processing of the nonvolatile storage 1 of the example 1 of this invention.

[0036] In drawing 12, initial value 1 is set as k at step 1201. Initial value 1 is set as i at step 1202. Initial value 1 is set as the physical block number j at step 1203. step 1204 -- the value of the data effectiveness table of eight partial logical blocks in the j-th physical block -- 1 -- "-- it asks for the sum m of the number of write-in data effective." It judges whether m and k are equal at step 1205. When equal, m and k progress to step 1206 and memorize the value (L (i) =j) of j. 1 is added to i at step 1207. At step 1205, m and k skip steps 1206 and 1207, when not equal. 1 is added to the physical block number j at step 1208. It judges whether the physical block number j is larger than the last physical block number at step 1209. When j is below the last physical block number, return processing is repeated to step 1204, until it becomes the last physical block that is,

[0037] When processing of all physical blocks is completed briefly that is, j progresses to step 1210, when larger than the last physical block number. The effective data of the physical block of the Lth (i) watch are gathered at step 1210, and it writes in other physical blocks. The physical block of the Lth (i) watch is physically eliminated at step 1211. It judges whether elimination is continued at step 1212. When continuing, it progresses to step 1213. When not continuing, this flow chart is ended. 1 is added to k at step 1213. k judges whether it is five or more at step 1214. k repeats return processing to step 1202, when smaller than 5. This flowchart is ended when k is five or more. This value can be changed into arbitration, although increase-in-efficiency processing is performed in this example when an effective

partial logical block is below one half among eight partial logical blocks. In the case of an example, the effective data which should be copied to other physical blocks eliminate in an order from few physical blocks. Thereby, efficient elimination is realizable.

[0038]

[Effect of the Invention] According to this invention, elimination processing is divided into logical elimination and physical elimination, only logical elimination is performed previously, and the advantageous effectiveness that the storage which carries out physical elimination to the suitable timing doubled with other processings is realizable is acquired. According to this invention, the advantageous effectiveness that the storage which performs a high speed and efficient elimination using the 2nd table is realizable is acquired. According to this invention, the effectiveness that it is avoidable that invalid data are accumulated and a free area is lost is acquired.

[0039] According to this invention, by recording the 2nd logical address / physical address translation table on a non-volatile storage, the amount of information of the 1st logical address / physical address translation table can be lessened, and capacity of RAM required in order to memorize the logical address / physical address translation table can be made small. As for \*\*\*\* that the storage which changes the logical address into a physical address by RAM of a small capacity is realizable, according to this invention, effectiveness is acquired. According to this invention, the advantageous effectiveness that an effectiveness flag and the storage which performs nullification of an efficient logical block using a direct-address translation table are realizable is acquired.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] The block diagram of the storage which has the non-volatile storage of the example 1 of this invention

[Drawing 2] The block diagram of the non-volatile storage of the storage of the example 1 of this invention

[Drawing 3] The block diagram of the 1st physical block set of the non-volatile storage of the store of the example 1 of this invention

[Drawing 4] Detail drawing of the redundancy field of the physical block of the non-volatile storage of the store of the example 1 of this invention

[Drawing 5] The block diagram of the data effectiveness table of the store of the example 1 of this invention

[Drawing 6] The block diagram of the entry table of the store of the example 1 of this invention

[Drawing 7] The flow chart at the time of starting of the store of the example 1 of this invention

[Drawing 8] The flow chart at the time of read-out of the store of the example 1 of this invention

[Drawing 9] The flow chart at the time of the writing of the store of the example 1 of this invention

[Drawing 10] The flow chart at the time of elimination of the store of the example 1 of this invention

[Drawing 11] Drawing showing the combination of the data of the entry table of the store of the example 1 of this invention, and a data effectiveness table

[Drawing 12] The flow chart of increase-in-efficiency processing of the store of the example 1 of this invention

[Drawing 13] The block diagram of the storage which has the conventional non-volatile storage

### [Description of Notations]

1,131 Nonvolatile storage

2,132 Non-volatile storage

3,133 Control section

4 Indirect-Address Translation Table (the 1st Logical Address / Physical Address Translation Table)

5 Data Effectiveness Table (2nd Table)

6,136 Entry table (the 1st table)

7,137 I/O control unit

8,138 Data input output equipment

134 Logical Address / Physical Address Translation Table

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-58417  
(P2003-58417A)

(43) 公開日 平成15年2月28日 (2003.2.28)

(51) IntCl. <sup>7</sup>	識別記号	F I	特許出願公開番号 (参考)
G 0 6 F 12/02	5 1 0	G 0 6 F 12/02	5 1 0 A 5 B 0 2 5
	5 7 0		5 7 0 A 5 B 0 6 0
12/00	5 9 7	12/00	6 9 7 U
G 1 1 C 16/02		G 1 1 C 17/00	6 0 1 P
			6 0 1 E
審査請求 未請求 請求項の数 4 O L (全 12 頁)			

(21) 出願番号 特願2001-250504(P2001-250504)

(22) 出願日 平成13年8月21日 (2001.8.21)

(71) 出願人 000003821

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72) 発明者 小来田 重一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 岩田 和也

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100062926

弁理士 東島 隆治

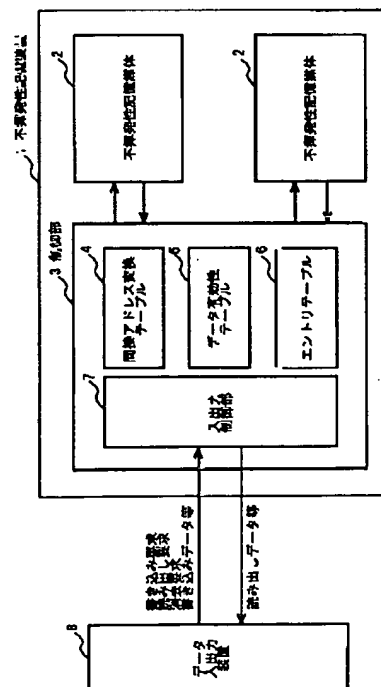
最終頁に続く

(54) 【発明の名称】 記憶装置

(57) 【要約】

【課題】 適切なタイミングに物理的消去を実施することができ、高速かつ効率的な消去の制御ができる不揮発性記憶装置を提供する。また、1個の物理ブロックが、無効なデータが書き込まれた部分論理ブロックと有効なデータが書き込まれた部分論理ブロックとを有する場合においても、無効なデータが蓄積して空き容量がなくなること回避できる不揮発性記憶装置を提供する。

【解決手段】 消去処理を論理的消去と物理的消去に分離し、無効なデータが書き込まれている物理ブロック又は部分論理ブロックのテーブルを持つ。これにより、物理的消去を論理的消去と同時にに行わなくても、他の処理に合わせた適切なタイミングにおいて何時でも物理的消去を実施することができる。また、有効な部分論理ブロックのみを他の物理ブロック内にコピーし、その物理ブロックを消去することにより、記憶媒体を無駄にすることなくデータを記憶することができる。



## 【特許請求の範囲】

【請求項1】 不揮発性記憶媒体と、第1のテーブル作成部と、第2のテーブル作成部と、論理アドレス／物理アドレス変換テーブル作成部と、消去部と、を有し、前記不揮発性記憶媒体は複数の物理ブロックを有し、前記物理ブロックは、データを格納するためのデータ領域と、その物理ブロックにデータが書き込まれているか否かを示す第1のデータと、その物理ブロックに書き込まれているデータが無効なデータであるか否かを示す第2のデータとを有し、前記第1のテーブル作成部は、前記物理ブロックのアドレスと前記第1のデータとの関係を示す第1のテーブルを作成し、前記第2のテーブル作成部は、前記物理ブロックのアドレスと前記第2のデータとの関係を示す第2のテーブルを作成し、前記論理アドレス／物理アドレス変換テーブル作成部は、前記第1のテーブルに基づいて論理アドレスに新たな物理アドレスを割り当てて、論理アドレス／物理アドレス変換テーブルを生成し、前記消去部は、前記第2のテーブルに基づいて、無効なデータが書き込まれた物理ブロックのデータを消去する、ことを特徴とする記憶装置。

【請求項2】 不揮発性記憶媒体と、第1のテーブル作成部と、第2のテーブル作成部と、論理アドレス／物理アドレス変換テーブル作成部と、消去部と、を有し、前記不揮発性記憶媒体は複数の物理ブロックを有し、前記物理ブロックは、データを格納するためのデータ領域と、その物理ブロックにデータが書き込まれているか否かを示す第1のデータを有し、前記物理ブロックを分割した領域は、その領域に書き込まれているデータ又はその領域に関連づけられた前記領域のそれぞれに書き込まれているデータが無効なデータであるか否かを示す第2のデータを有し、前記第1のテーブル作成部は、前記物理ブロックのアドレスと前記第1のデータとの関係を示す第1のテーブルを作成し、前記第2のテーブル作成部は、前記領域のアドレスと前記第2のデータとの関係を示す第2のテーブルを作成し、前記論理アドレス／物理アドレス変換テーブル作成部は、前記第1のテーブルに基づいて論理アドレスに新たな物理アドレスを割り当てて、論理アドレス／物理アドレス変換テーブルを生成し、前記消去部は、前記第2のテーブルに基づいて、無効なデータが書き込まれた物理ブロックのデータを消去する、ことを特徴とする記憶装置。

【請求項3】 前記論理アドレス／物理アドレス変換テ

ーブルは、第1の論理アドレス／物理アドレス変換テーブルと、第2の論理アドレス／物理アドレス変換テーブルとを含み、

少なくとも1つの前記物理ブロックは、複数の論理アドレスと物理アドレスとの関係を示す第2の論理アドレス／物理アドレス変換テーブルを更に有し、

前記第1の論理アドレス／物理アドレス変換テーブルは、前記第2の論理アドレス／物理アドレス変換テーブルと、前記第2の論理アドレス／物理アドレス変換テーブルが格納されている物理ブロックのアドレスとの関係を示し、

前記物理ブロックに書き込まれたデータが無効になった場合は、前記論理アドレス／物理アドレス変換テーブル作成部は、対応する前記第2の論理アドレス／物理アドレス変換テーブルを、新たな物理ブロックに書き換え、前記第1の論理アドレス／物理アドレス変換テーブルを書き換える、

ことを特徴とする請求項1又は請求項2に記載の記憶装置。

【請求項4】 不揮発性記憶媒体と、データ書き込み部と、消去部と、を有し、

前記不揮発性記憶媒体は複数の物理ブロック群を有し、前記物理ブロック群は複数の物理ブロックを有し、

前記物理ブロックは、前記物理ブロックを分割した複数の領域を有し、

前記データ書き込み部は、それぞれ異なる物理ブロック群に属する複数の前記領域の集合である論理ブロックを単位としてデータを書き込み、且つ前記論理ブロックを構成する複数の前記領域の集合を示すリンクテーブルを生成し、

前記消去部は、前記論理ブロックに含まれるひとつの前記領域にデータが無効であることを書き込むことにより前記リンクテーブルで関連付けられた全ての前記領域に書き込まれたデータを無効化し、前記物理ブロックに含まれる全ての前記領域が無効化された後、その物理ブロックを消去する、

ことを特徴とする記憶装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、データの書き換えが可能な記憶装置に関する。

【0002】

【従来の技術】音楽データや映像データを取り扱う携帯機器の記憶装置として、データの書き換えが可能で、携帯性が高く、電池等によるバックアップが不要であるフラッシュメモリ等の不揮発性メモリを備えた記憶装置が使われるようになってきた。フラッシュメモリ等の不揮発性記憶媒体は、データの書き込み時（メモリセルに0又は1のデータを書き込む。）と、消去時（例えば消去領域のメモリセルのデータを全て1にする。）とでは、

全く異なる方法で駆動・制御される。又、フラッシュメモリ等の不揮発性記憶媒体においては、データの書き込み単位とデータの消去単位が異なる。

【0003】図13を用いて、従来の不揮発性記憶媒体を有する記憶装置を説明する。図13は従来の不揮発性記憶媒体を有する記憶装置の構成を示す。図13において、131は不揮発性記憶装置、138はデータ入出力装置である。不揮発性記憶装置131は、不揮発性記憶媒体132、制御部133を有する。さらに制御部133は、論理アドレス/物理アドレス変換テーブル134、エントリテーブル(第1のテーブル)136、入出力制御部137を有する。

【0004】不揮発性記憶装置131は、不揮発性記憶媒体132に新たなデータを書き込む時、エントリテーブル136を参照して消去済みの物理ブロックを検出し、その物理ブロックに新たなデータを書き込む。次に、不揮発性記憶装置131は、新たなデータの論理的なアドレスと、新たなデータを書き込んだ物理ブロックの物理アドレス(不揮発性記憶媒体132の物理的な位置を特定するアドレス)とを対応付けて、論理アドレス/物理アドレス変換テーブル134に書き込む。もし書き込み時に消去済みの物理ブロックを検出することが出来なければ、不揮発性記憶媒体132を先頭番地の物理ブロックから順次チェックして、無効なデータが書き込まれた物理ブロックを検出する。消去部(図示していない)は、無効なデータが書き込まれた物理ブロックを消去する。その後、不揮発性記憶装置131は、当該消去済みの物理ブロックに新たなデータを書き込む。次に、不揮発性記憶装置131は、新たなデータの論理的なアドレスと、新たなデータを書き込んだ物理ブロックの物理アドレスとを対応付けて、論理アドレス/物理アドレス変換テーブル134に書き込む。

【0005】一旦、フラッシュメモリ内に書き込まれたデータを書き換え又は読み出しのために書き込まれたデータにアクセスするには、フラッシュメモリ内における該当データの物理アドレスが特定される必要がある。そこで、フラッシュメモリ内に書き込まれたデータの論理アドレスを、フラッシュメモリ内の物理アドレスに変換するテーブルがRAM上に設けられている。

【0006】

【発明が解決しようとする課題】しかし、外部のデータ入出力装置108からデータ書き込み要求があつてから無効なデータを有する物理ブロックを消去し、その後新たなデータを書き込む従来の記憶装置は、消去済みの物理ブロックがなくなると書き込み速度が遅くなるという問題を有していた。記憶装置が、データの書き込み単位(例えば物理ブロックを分割した領域(「部分論理ブロック」と呼ぶ。))とデータの消去単位(物理ブロック)とが異なるフラッシュメモリを有する場合がある。そのようなフラッシュメモリにおいては、1個の物理ブロックの

中に有効なデータが書き込まれている部分論理ブロックと、無効なデータが書き込まれている部分論理ブロックとが含まれる場合がある。そのような物理ブロックを消去して、その物理ブロックに新たなデータを書き込むことは出来ない。そのような物理ブロックが不揮発性記憶媒体内に増加すると、不揮発性記憶媒体の使用効率が低下する。そのような物理ブロックが増加して消去済みの物理ブロックがなくなれば、実質的に不使用の記録領域が残っているにもかかわらず、新たなデータを記録することが出来なくなる。

【0007】本発明は、上記従来の問題点を解決するもので、複数論理ブロックが単一物理ブロックに対応する記憶制御、もしくは、複数論理ブロックが複数物理ブロックに対応する記憶制御を実施する記憶システム等において、論理的消去と物理的消去を分離し、無効なデータが書き込まれている物理ブロック又は部分論理ブロックのテーブルを持つことにより、消去の制御を高速かつ効率的に実施する記憶装置を提供することを目的とする。

【0008】また、近年では携帯機器で取り扱う情報量が増大する傾向にあり、これに対処するために、記憶装置にある不揮発性メモリを増加させることで、記憶装置の記憶容量の増大を図っている。しかし、前記記憶容量の増大は前記テーブルの容量の増大につながり、そのためRAMの容量の増大が条件となりコストアップの大きな要因となっていた。本発明は、上記従来の問題点を解決するもので、不揮発性メモリ上にもテーブルを持つことにより記憶装置の記憶容量が増大してもRAMの容量を増大する必要のない記憶装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するため、本発明は下記の構成を有する。請求項1に記載の発明は、不揮発性記憶媒体と、第1のテーブル作成部と、第2のテーブル作成部と、論理アドレス/物理アドレス変換テーブル作成部と、消去部と、を有し、前記不揮発性記憶媒体は複数の物理ブロックを有し、前記物理ブロックは、データを格納するためのデータ領域と、その物理ブロックにデータが書き込まれているか否かを示す第1のデータと、その物理ブロックに書き込まれているデータが無効なデータであるか否かを示す第2のデータとを有し、前記第1のテーブル作成部は、前記物理ブロックのアドレスと前記第1のデータとの関係を示す第1のテーブルを作成し、前記第2のテーブル作成部は、前記物理ブロックのアドレスと前記第2のデータとの関係を示す第2のテーブルを作成し、前記論理アドレス/物理アドレス変換テーブル作成部は、前記第1のテーブルに基づいて論理アドレスに新たな物理アドレスを割り当てて、論理アドレス/物理アドレス変換テーブルを生成し、前記消去部は、前記第2のテーブルに基づいて、無効なデータが書き込まれた物理ブロックのデータを消去

する、ことを特徴とする記憶装置である。

【0010】請求項2に記載の発明は、不揮発性記憶媒体と、第1のテーブル作成部と、第2のテーブル作成部と、論理アドレス/物理アドレス変換テーブル作成部と、消去部と、を有し、前記不揮発性記憶媒体は複数の物理ブロックを有し、前記物理ブロックは、データを格納するためのデータ領域と、その物理ブロックにデータが書き込まれているか否かを示す第1のデータを有し、前記物理ブロックを分割した領域は、その領域に書き込まれているデータ又はその領域に関連づけられた前記領域のそれぞれに書き込まれているデータが無効なデータであるか否かを示す第2のデータを有し、前記第1のテーブル作成部は、前記物理ブロックのアドレスと前記第1のデータとの関係を示す第1のテーブルを作成し、前記第2のテーブル作成部は、前記領域のアドレスと前記第2のデータとの関係を示す第2のテーブルを作成し、前記論理アドレス/物理アドレス変換テーブル作成部は、前記第1のテーブルに基づいて論理アドレスに新たな物理アドレスを割り当てて、論理アドレス/物理アドレス変換テーブルを生成し、前記消去部は、前記第2のテーブルに基づいて、無効なデータが書き込まれた物理ブロックのデータを消去する、ことを特徴とする記憶装置である。

【0011】請求項3に記載の発明は、前記論理アドレス/物理アドレス変換テーブルは、第1の論理アドレス/物理アドレス変換テーブルと、第2の論理アドレス/物理アドレス変換テーブルとを含み、少なくとも1つの前記物理ブロックは、複数の論理アドレスと物理アドレスとの関係を示す第2の論理アドレス/物理アドレス変換テーブルを更に有し、前記第1の論理アドレス/物理アドレス変換テーブルは、前記第2の論理アドレス/物理アドレス変換テーブルと、前記第2の論理アドレス/物理アドレス変換テーブルが格納されている物理ブロックのアドレスとの関係を示し、前記物理ブロックに書き込まれたデータが無効になった場合は、前記論理アドレス/物理アドレス変換テーブル作成部は、対応する前記第2の論理アドレス/物理アドレス変換テーブルを、新たな物理ブロックに書き換え、前記第1の論理アドレス/物理アドレス変換テーブルを書き換える、ことを特徴とする請求項1又は請求項2に記載の記憶装置である。

【0012】請求項4に記載の発明は、不揮発性記憶媒体と、データ書き込み部と、消去部と、を有し、前記不揮発性記憶媒体は複数の物理ブロック群を有し、前記物理ブロック群は複数の物理ブロックを有し、前記物理ブロックは、前記物理ブロックを分割した複数の領域を有し、前記データ書き込み部は、それぞれ異なる物理ブロック群に属する複数の前記領域の集合である論理ブロックを単位としてデータを書き込み、且つ前記論理ブロックを構成する複数の前記領域の集合を示すリンクテーブルを生成し、前記消去部は、前記論理ブロックに含まれ

るひとつの前記領域にデータが無効であることを書き込むことにより前記リンクテーブルに関連付けられた全ての前記領域に書き込まれたデータを無効化し、前記物理ブロックに含まれる全ての前記領域が無効化された後、その物理ブロックを消去する、ことを特徴とする記憶装置である。

【0013】本発明により、不揮発性記憶媒体全体でどの物理ブロックが消去済みであり、どの物理ブロック又は部分論理ブロックに無効なデータが書き込まれているかを、不揮発性記憶媒体全体として管理する記憶装置を実現できる。機会があれば何時でも消去部は無効なデータが書き込まれている物理ブロックを消去することができる。このため、消去要求に対し、高速、かつ、効率的な制御が可能となる。1個の物理ブロックが、無効なデータが書き込まれた部分論理ブロックと有効なデータが書き込まれた部分論理ブロックとを有する場合に、有効な部分論理ブロックのみを他の物理ブロック内にコピーし、その物理ブロックを消去することができる。

【0014】

【発明の実施の形態】以下、本発明の実施をするための最良の形態を具体的に示した実施例について、図面とともに記載する。

【0015】《実施例1》図1～12を用いて、実施例1の不揮発性記憶媒体を有する記憶装置を説明する。図1は、本発明の実施例1の不揮発性記憶媒体を有する記憶装置の構成を示す。本発明の実施例1の記憶装置が、従来例(図13)と異なるところは論理アドレス/物理アドレス変換テーブル134の替わりに間接アドレス変換テーブル(第1の論理アドレス/物理アドレス変換テーブル)4を有し、データ有効性テーブル(第2のテーブル)5を追加したことである。それ以外は同一の構成を有する。図1において、1は不揮発性記憶装置、8はデータ入出力装置である。不揮発性記憶装置1は、不揮発性記憶媒体2、制御部3を有する。さらに制御部3は、間接アドレス変換テーブル(第1の論理アドレス/物理アドレス変換テーブル)4、データ有効性テーブル(第2のテーブル)5、エントリテーブル(第1のテーブル)6、入出力制御部7を有する。

【0016】不揮発性記憶装置1は、不揮発性記憶媒体2に新たなデータを書き込む時、エントリテーブル6を参照して消去済みの物理ブロックを検出し、その物理ブロックに新たなデータを書き込む。次に、不揮発性記憶装置1は、新たなデータの論理的なアドレスと、新たなデータを書き込んだ物理ブロックの物理アドレス(不揮発性記憶媒体2の物理的な位置を特定するアドレス)とを対応付けて、間接アドレス変換テーブル(第1の論理アドレス/物理アドレス変換テーブル)4と不揮発性記憶媒体内に有する直接アドレス変換テーブル(第2の論理アドレス/物理アドレス変換テーブル)に書き込む。不揮発性記憶媒体2のデータを消去する場合については



図10～12で後述する。

【0017】図2は、本発明の実施例1の不揮発性記憶装置1の不揮発性記憶媒体2の構成を示す。図2において、1-1、1-2、…1-2048、2-1、…8-2048はそれぞれ1個の物理ブロックを表す。物理ブロック1-1、…1-2048をまとめて第1の物理ブロック群と言う。第2の物理ブロック群から第8の物理ブロック群も同様である。1個の不揮発性記憶媒体2(記憶素子)はそれぞれ2048( $=2^{11}$ )個の物理ブロックを有する8個の物理ブロック群から成り、合計16384( $=2^{14}$ )個の物理ブロックを有する。

【0018】また、8個のブロック群のそれぞれから1個の物理ブロックを選択し1個の物理ブロックセットを構成する。例えば図のように、1-1、2-2、3-3、4-3、5-2、6-2048、7-1、8-3を第1の物理ブロックセットと呼ぶ。不揮発性記憶媒体2はデータを書き込むのに時間がかかる。このため、制御部3は入力した8個のデータをまとめて物理ブロックセットに1度書き込む。8個の物理ブロック(1個の物理ブロックセット)に同時にデータを書き込むことによりデータのビット幅が8倍になり、不揮発性記憶装置1の実行的な書き込み速度を8倍にすることができる。しかし、同一の物理ブロック群の複数の物理ブロックには同時に書き込みはできない。

【0019】図3は、本発明の実施例1の不揮発性記憶装置1の不揮発性記憶媒体2の第1の物理ブロックセットの構成を示す。図3において、物理ブロック1-1は、8個の部分論理ブロック1-1A、1-1B、1-1C、…1-1Hから成る。物理ブロックセット内に含まれる全ての物理ブロックから部分論理ブロックを1個ずつ順番に選択し、1個の論理ブロックを構成する。例えば図のように、1-1A、2-2A、3-3A、4-3A、5-2A、6-2048A、7-1A、8-3Aを第1の論理ブロックと呼ぶ。1個の物理ブロック、論理ブロックは32ページであり、1個の部分論理ブロックは4ページである。

【0020】図4は、本発明の実施例1の不揮発性記憶装置1の不揮発性記憶媒体2の物理ブロックの冗長領域の詳細を示す。部分論理ブロックはデータを記録するデータ領域の他に、冗長領域を有する。第1の物理ブロック群のそれぞれの部分論理ブロックは冗長領域に有効性フラグを有する。第1の物理ブロック群の幾つかの部分論理ブロックは冗長領域にリンクテーブルを有し、又は直接アドレス変換テーブル(第2の論理アドレス/物理アドレス変換テーブル)を有し、又はリンクテーブル及び直接アドレス変換テーブルを有する。

【0021】直接アドレス変換テーブルは、第1の物理ブロック群に含まれる8つの部分論理ブロックについての論理アドレスから物理アドレス(部分論理ブロックの物理的なアドレス)への変換テーブルである。リンクテ

ーブルは、論理ブロックを構成している第2～第8の物理ブロック群に含まれる7つの部分論理ブロック(第1の物理ブロック群に含まれ、そのリンクテーブルを有する部分論理ブロックを除く)の物理アドレス(部分論理ブロックの物理的なアドレス)テーブルである。有効性フラグは、直接アドレス変換テーブルの有効無効を示すフラグである。第2～8の物理ブロック群の部分論理ブロックの幾つかは冗長領域に直接アドレス変換テーブルを有する。

【0022】各物理ブロックの先頭の部分論理ブロックは、その部分論理ブロックが含まれる物理ブロックが消去済みか否かを判定できる第1のデータを有する。第1のデータは、例えば8ビットのデータであってFFHであればその物理ブロックは消去済みであり、FFH以外の値であればその物理ブロックは消去済みでない。第1のデータは、その物理ブロックが消去済みであるか否かの判定をする以外の用途を有していても良い。書き込みは物理ブロックセットを単位として行い、消去は物理ブロックを単位として行う。書き込んだデータが有効であるか否かは論理ブロック単位で決定できる。

【0023】図5は、本発明の実施例1の不揮発性記憶装置1のデータ有効性テーブル5の構成を示す。不揮発性記憶装置1の第2のテーブル作成部(図示していない)は、電源投入時にデータ有効性テーブル5をRAM上に生成し、その後必要に応じてテーブルのデータを変更する。図5において、データ有効性テーブル5は、それぞれのビットが部分論理ブロックに対応したビットマップの構成をとる。それぞれのビットは、該当する部分論理ブロックの書き込みデータの有効性を示す。各ビットは、0が「書き込みデータ無効」、1が「書き込みデータ有効」を示す。

【0024】図6は、本発明の実施例1の不揮発性記憶装置1のエントリテーブル6の構成を示す。不揮発性記憶装置1の第1のテーブル作成部(図示していない)は、電源投入時にエントリテーブル6をRAM上に生成し、その後必要に応じてテーブルのデータを変更する。図6において、エントリテーブル6は、それぞれのビットが物理ブロックに対応したビットマップの構成をとる。それぞれのビットは、該当する物理ブロックの状態を示す。各ビットは、0が「使用中、又は不良ブロック」、1が「消去済み」を示す。

【0025】図7は、本発明の実施例1の不揮発性記憶装置1の起動時のフローチャートである。図7において、ステップ701で第1のテーブル作成部は、第1のデータに基づいてエントリテーブル6をRAM上に生成する。ステップ702で第2のテーブル作成部は、有効性フラグ及び直接アドレス変換テーブルに基づいてデータ有効性テーブル5をRAM上に生成する。1個の部分論理ブロックを読むことにより、その論理ブロックの直接アドレス変換テーブルで関連付けられた8個の論理ブ

ロックのデータ有効性テーブル5の値を決定することができる。ステップ703で論理アドレスに基づいて間接アドレス変換テーブル4をRAM上に生成しこのフローチャートを終了する。

【0026】図8は、本発明の実施例1の不揮発性記憶装置1の読み出し時のフローチャートである。図8において、ステップ801で読み出し要求が外部から入力される。ステップ802で間接アドレス変換テーブル4に基づいて直接アドレス変換テーブルを特定する。ステップ803で直接アドレス変換テーブルに基づいて物理アドレスを特定する。ステップ804で物理アドレスよりデータを読み出しこのフローチャートを終了する。

【0027】図9は、本発明の実施例1の不揮発性記憶装置1の書き込み時のフローチャートである。図9において、新規にデータが書き込まれるときステップ901で書き込み要求が外部から入力される。ステップ902で新規物理ブロックの取得が必要か否かを判断する。必要な場合は、ステップ903に進みエントリテーブル6に基づいて消去済みの物理ブロックを特定する。ステップ904で第1のテーブル作成部は、エントリテーブル6上のその物理ブロックの値を0「使用中、又は不良ブロック」に更新する。ステップ902で必要でない場合は、ステップ903、904をスキップする。

【0028】ステップ905でその論理ブロックに含まれる第1の物理ブロック群の部分論理ブロックのリンクテーブルを生成する。ステップ906でその論理ブロックに含まれる第1の物理ブロック群の部分論理ブロックの有効性フラグを有効に設定する。ステップ907で直接アドレス変換テーブルを生成する。ステップ908でその物理ブロックに新規なデータを書き込む。その物理ブロックの先頭の部分論理ブロックの第1のデータは書き込まれていることを示す値に設定される。ステップ909で第2のテーブル作成部は、データ有効性テーブル5上のその論理ブロックに含まれる部分論理ブロックの値を1「書き込みデータ有効」に更新する。ステップ910で間接アドレス変換テーブル4を更新しこのフローチャートを終了する。

【0029】図10は、本発明の実施例1の不揮発性記憶装置1の消去時のフローチャートである。図10において、ステップ1001で消去要求が外部から入力される。ステップ1002でその論理ブロックに含まれる第1の物理ブロック群の部分論理ブロックの有効性フラグを無効に設定する。ステップ1003で直接アドレス変換テーブルを更新する。ステップ1004で第2のテーブル作成部は、データ有効性テーブル5上の消去対象の論理ブロックの値を0「書き込みデータ無効」に更新する。ステップ1005で間接アドレス変換テーブル4を更新する。ステップ1001～1005は論理的消去である。

【0030】次にステップ1006で消去部は、その物

理ブロックのすべてのデータを消去する。例えばデータは全て1になる。その物理ブロックの第1のデータは消去済みであることを示す値に設定される。ステップ1007で第1のテーブル作成部は、エントリテーブル6上のその物理ブロックの値を1「消去済」に更新する。ステップ1006、1007で物理的消去を行いこのフローチャートを終了する。なお物理的消去は、論理的消去の直後に実施する必要はなく、保留にしておき別の事象により実施しても良い。

【0031】それぞれ別個の物理ブロックに含まれる複数の部分論理ブロックを有する論理ブロックを論理的に消去する場合、その論理ブロックのデータ有効性フラグを無効に設定し、直接アドレス変換テーブルを更新する。その論理ブロックを直接アドレス変換テーブルから除外し、その論理ブロックに代わる新たな論理ブロックがあれば、新たな論理ブロックを直接アドレス変換テーブルに追加する。一般に更新された直接アドレス変換テーブルは、更新前のテーブルが書かれていた部分論理ブロックと物理位置が異なる部分論理ブロックに書かれる故、間接アドレス変換テーブルも更新され、データ有効性テーブルも更新される。有効性フラグと直接アドレス変換テーブルの書き換えのみで当該直接アドレス変換テーブルに関連付けられた全ての論理ブロックを無効化することができる。

【0032】図11は、本発明の実施例1の不揮発性記憶装置1のエントリテーブル6とデータ有効性テーブル5のデータの組み合わせを示す。図11において、物理的消去を行う場合、エントリテーブルとデータ有効性テーブルを検索することで物理的消去を行う物理ブロックを選択する。データ有効性テーブル5のそれぞれのビットは部分論理ブロックに対応しており、エントリテーブル6のそれぞれのビットは物理ブロックに対応している。このため、エントリテーブル1ビットは、データ有効性テーブルの連続する8ビットに対応している。

【0033】エントリテーブルが0「使用中、又は不良ブロック」で、対応するデータ有効性テーブルの8ビットがすべて0「書き込みデータ無効」のとき、この物理ブロックを物理的に消去できる。エントリテーブルが0「使用中、又は不良ブロック」で、対応するデータ有効性テーブルの8ビットの内6個が0「書き込みデータ無効」で2個が1「書き込みデータ有効」のとき、この物理ブロックを物理的に消去できない。エントリテーブルが0「使用中、又は不良ブロック」で、対応するデータ有効性テーブルの8ビットの内2個が0「書き込みデータ無効」で6個が1「書き込みデータ有効」のとき、この物理ブロックを物理的に消去できない。エントリテーブルが0「使用中、又は不良ブロック」で、対応するデータ有効性テーブルの8ビットがすべて1「書き込みデータ有効」のとき、この物理ブロックを物理的に消去できない。

【0034】エントリテーブルが1「消去済」であればこの物理ブロックは消去済みである。このように、物理的消去を行う場合、エントリテーブルが0「使用中、又は不良ブロック」で、対応するデータ有効性テーブルの8ビットがすべて0「書き込みデータ無効」の物理ブロックを検索することで物理的消去を行う物理ブロックを選択する。

【0035】物理ブロックが有効なデータを有する部分論理ブロックと無効なデータを有する部分論理ブロックとを有する場合、有効なデータを他の物理ブロックにコピーすることにより、その物理ブロックを消去することができる。物理ブロックが有する8個の部分論理ブロックの中で、有効なデータを有する部分論理ブロックの数が少なく無効なデータを有する部分論理ブロックの数が多ければ、コピーに必要な他の物理ブロックの数が少なく済み、且つ短時間でコピーを完了してその物理ブロックを消去することができる。図12を用いて、物理ブロックが有効なデータを有する部分論理ブロックと無効なデータを有する部分論理ブロックとを有する場合の効率的な物理ブロック消去を行うための処理について説明する。図12は、本発明の実施例1の不揮発性記憶装置1の効率化処理のフローチャートである。

【0036】図12において、ステップ1201でkに初期値1を設定する。ステップ1202でiに初期値1を設定する。ステップ1203で物理ブロック番号jに初期値1を設定する。ステップ1204で第j番目の物理ブロック内の8個の部分論理ブロックのデータ有効性テーブルの値が1「書き込みデータ有効」の数の和mを求める。ステップ1205でmとkが等しいか否か判断する。mとkが等しい場合、ステップ1206に進みjの値( $L(i)=j$ )を記憶する。ステップ1207でiに1を加算する。ステップ1205でmとkが等しくない場合は、ステップ1206、1207をスキップする。ステップ1208で物理ブロック番号jに1を加算する。ステップ1209で物理ブロック番号jが最後の物理ブロック番号より大きいと判断する。最後の物理ブロックになるまで、つまりjが最後の物理ブロック番号以下の場合は、ステップ1204に戻り処理を繰り返す。

【0037】全物理ブロックの処理が一通り終了した場合、つまりjが最後の物理ブロック番号より大きい場合は、ステップ1210に進む。ステップ1210で第L(i)番目の物理ブロックの有効なデータをまとめて他の物理ブロックに書き込む。ステップ1211で第L(i)番目の物理ブロックを物理的に消去する。ステップ1212で消去を継続するか否か判断する。継続する場合は、ステップ1213に進む。継続しない場合は、このフローチャートを終了する。ステップ1213でkに1を加算する。ステップ1214でkが5以上か否か判断する。kが5より小さい場合は、ステップ1202に戻

り処理を繰り返す。kが5以上の場合は、このフローチャートを終了する。本実施例では8個の部分論理ブロックの内有効な部分論理ブロックが半分以下の場合効率化処理を行うことにしているが、この値は任意に変更できる。実施例の記憶装置では、他の物理ブロックにコピーすべき有効なデータが少ない物理ブロックから順番に消去する。これにより、効率的な消去が実現できる。

【0038】

【発明の効果】本発明によれば、消去処理を論理的消去と物理的消去に分離し、論理的消去のみを先に行い、他の処理に合わせた適切なタイミングで物理的消去を実施する記憶装置を実現できるという有利な効果が得られる。本発明によれば、第2のテーブルを利用して高速かつ効率的な消去を実行する記憶装置を実現できるという有利な効果が得られる。本発明によれば、無効なデータが蓄積して空き領域がなくなることを回避できるという効果が得られる。

【0039】本発明によれば、第2の論理アドレス/物理アドレス変換テーブルを不揮発性記憶媒体に記録することにより、第1の論理アドレス/物理アドレス変換テーブルの情報量を少なくし、論理アドレス/物理アドレス変換テーブルを記憶するために必要なRAMの容量を小さくすることができる。本発明によれば、小さな容量のRAMで論理アドレスを物理アドレスに変換する記憶装置を実現できるという有利な効果が得られる。本発明によれば、有効性フラグと直接アドレス変換テーブルを利用して効率的な論理ブロックの無効化を実行する記憶装置を実現できるという有利な効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施例1の不揮発性記憶媒体を有する記憶装置の構成図

【図2】本発明の実施例1の記憶装置の不揮発性記憶媒体の構成図

【図3】本発明の実施例1の記憶装置の不揮発性記憶媒体の第1の物理ブロックセットの構成図

【図4】本発明の実施例1の記憶装置の不揮発性記憶媒体の物理ブロックの冗長領域の詳細図

【図5】本発明の実施例1の記憶装置のデータ有効性テーブルの構成図

【図6】本発明の実施例1の記憶装置のエントリテーブルの構成図

【図7】本発明の実施例1の記憶装置の起動時のフローチャート

【図8】本発明の実施例1の記憶装置の読み出し時のフローチャート

【図9】本発明の実施例1の記憶装置の書き込み時のフローチャート

【図10】本発明の実施例1の記憶装置の消去時のフローチャート

【図11】本発明の実施例1の記憶装置のエントリテー

ブルとデータ有効性テーブルのデータの組み合わせを示す図

【図12】本発明の実施例1の記憶装置の効率化処理のフローチャート

【図13】従来の不揮発性記憶媒体を有する記憶装置の構成図

【符号の説明】

1、131 不揮発性記憶装置

2、132 不揮発性記憶媒体

3、133 制御部

4 間接アドレス変換テーブル(第1の論理アドレス/物理アドレス変換テーブル)

5 データ有効性テーブル(第2のテーブル)

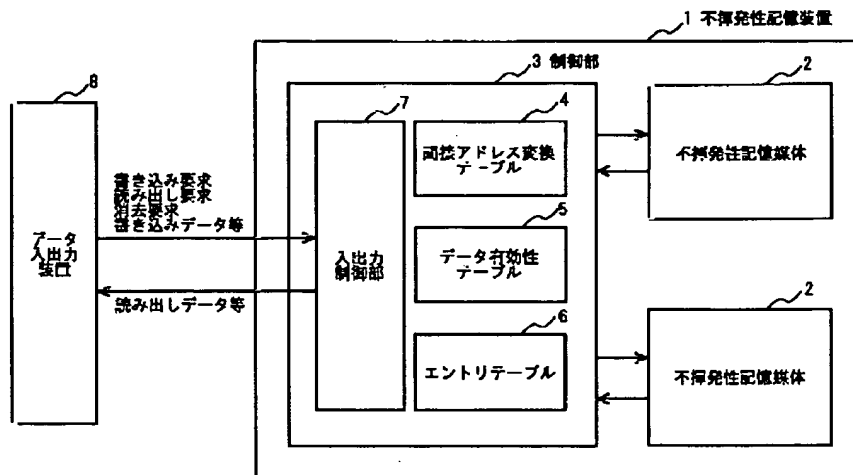
6、136 エントリテーブル(第1のテーブル)

7、137 入出力制御部

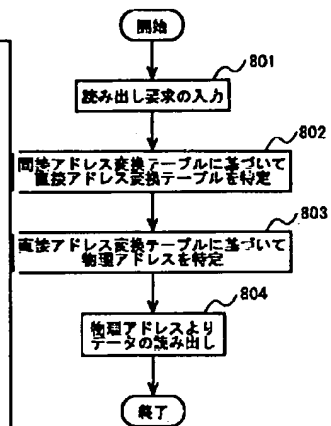
8、138 データ入出力装置

134 論理アドレス/物理アドレス変換テーブル

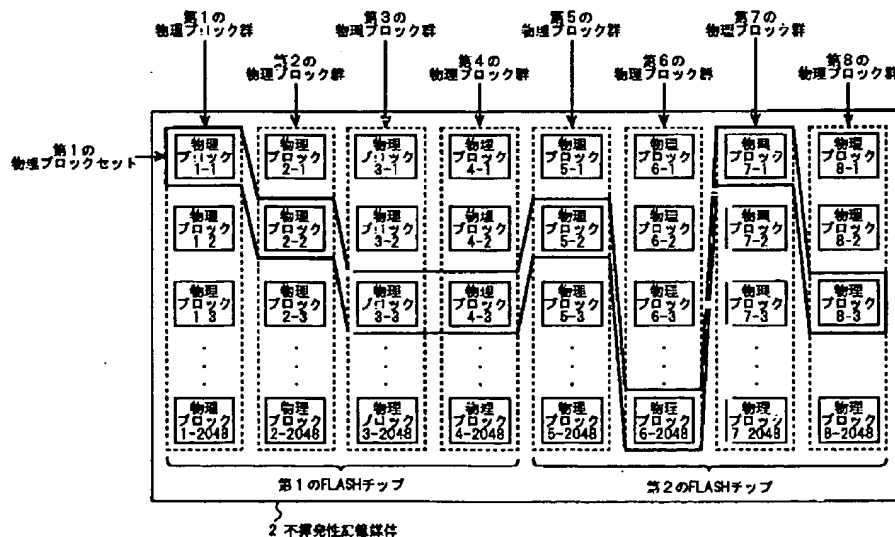
【図1】



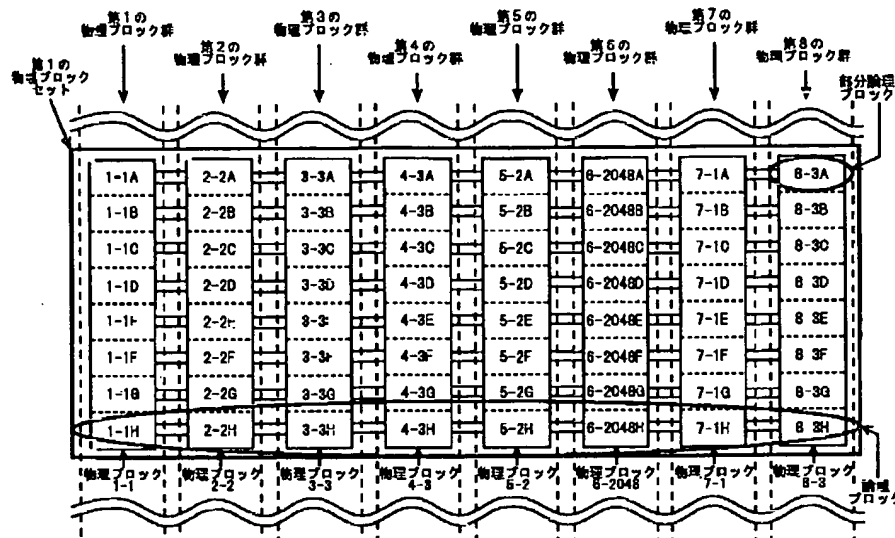
【図8】



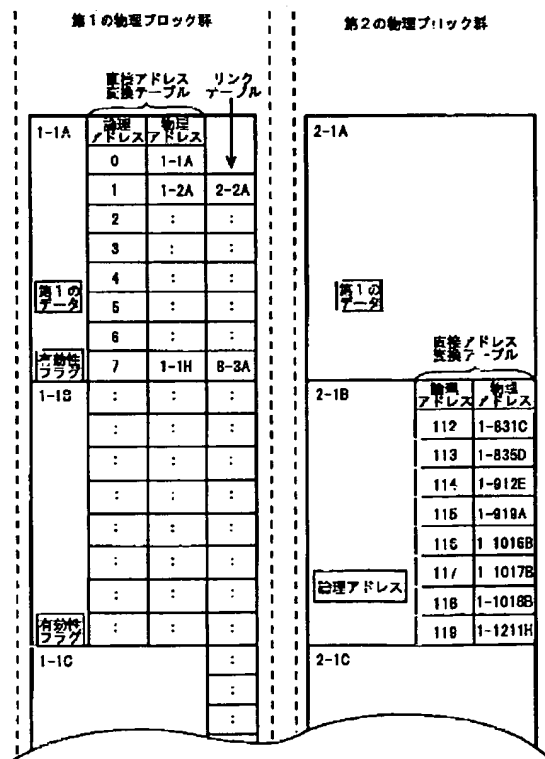
【図2】



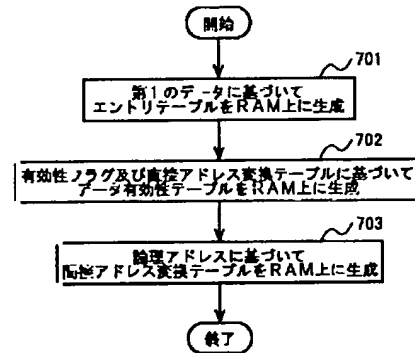
【図3】



【図4】



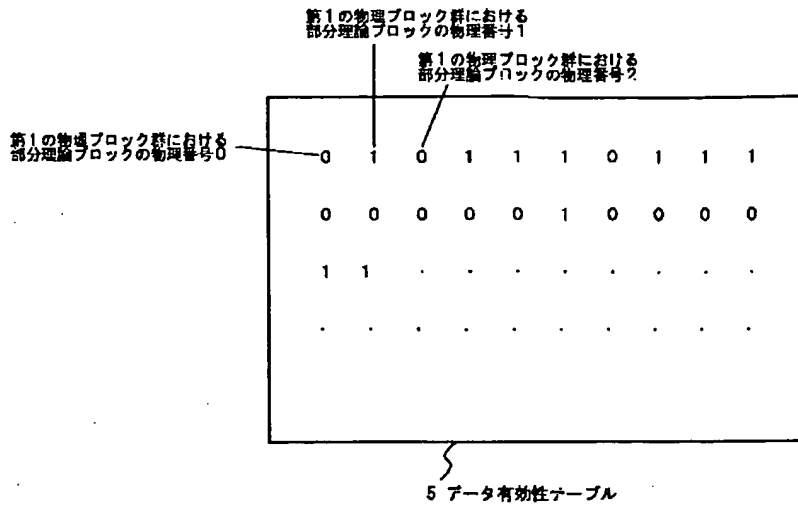
【図7】



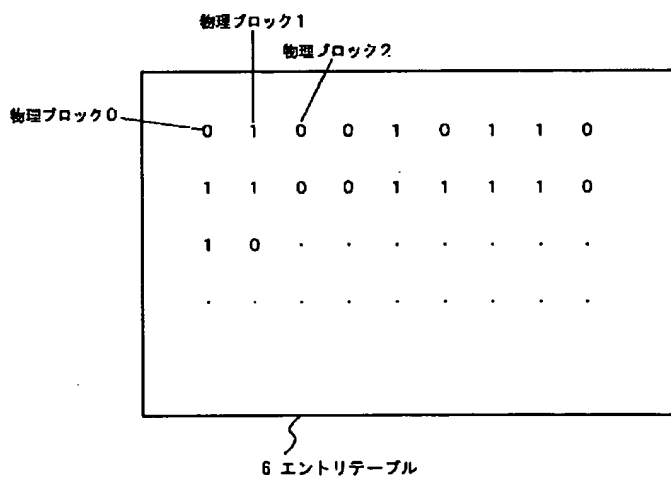
【図11】

エントリテーブル	データ有効性テーブル	消去
0	00000000	可
0	01010000	不可
0	01111110	不可
0	11111111	不可
1	00000000	無意味

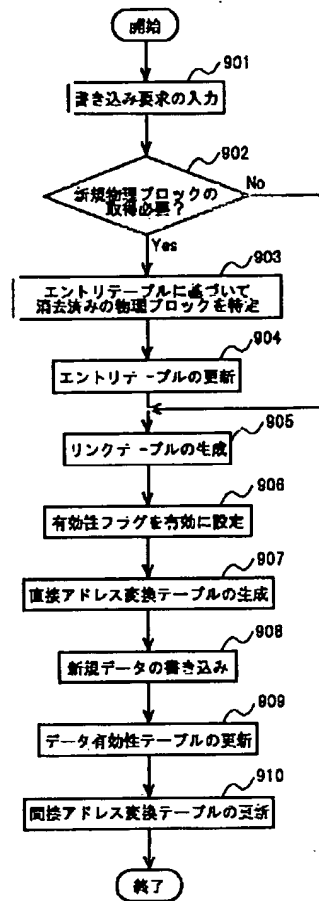
【図5】



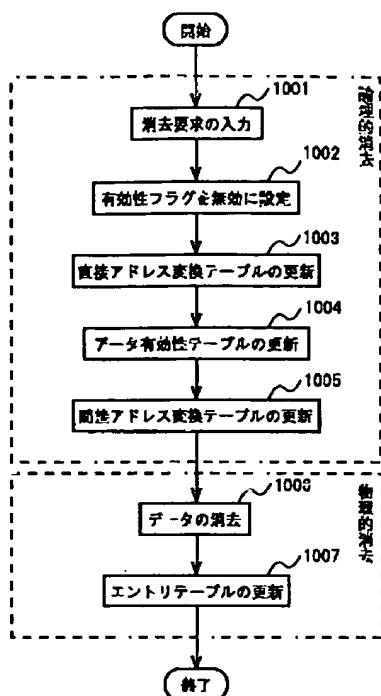
【図6】



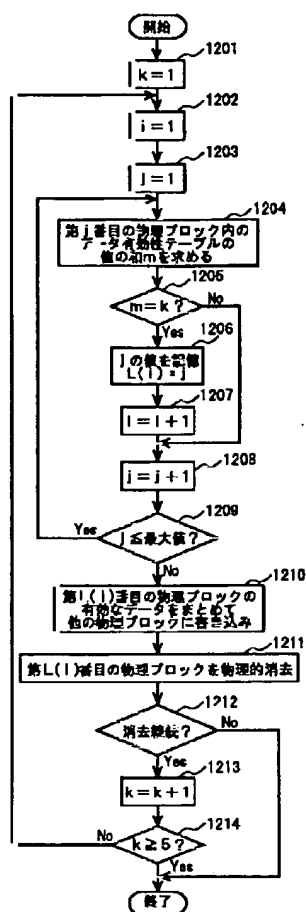
【図9】



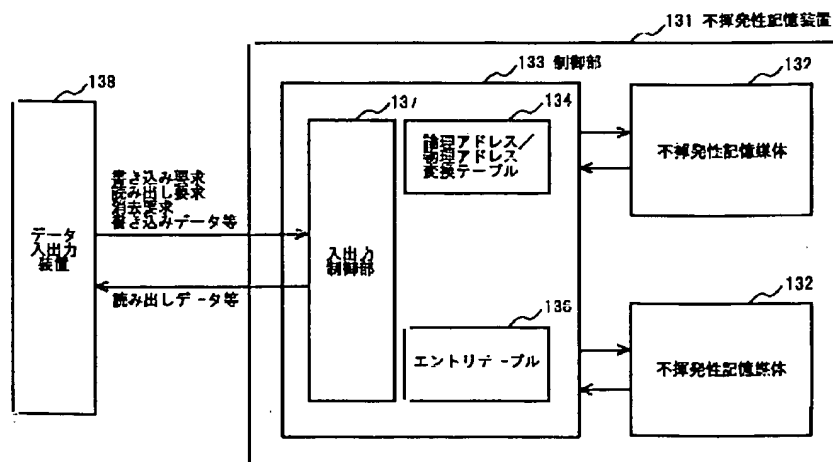
【図10】



【図12】



【図13】



(12) 2003-58417 (P2003-58417A)

フロントページの続き

(72)発明者 竹内 昭夫  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5B025 AD08 AE00 AE05  
5B060 AA06 AA13 AA14 AB25 AC11



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**